



Europäisches
Patentamt

European
Patent Office

Office européen
des brevets

Acknowledgement of receipt

We hereby acknowledge receipt of the form for entry into the European phase (EPO as designated or elected Office) as follows:

Submission number	142971	
PCT application number	PCT/JP2005/000605	
Date of receipt	28 July 2006	
Receiving Office	European Patent Office, The Hague	
Your reference	P21318 S/hen	
Applicant		
Country		
Documents submitted	package-data.xml ep-euro-pct.xml ABSTTRAN.PDFP21318_ABST RACT(001).PDF (1 p.) CLMSTRAN.PDFP21318_CLAI MS(001).PDF (2 p.)	epf1200.pdf (3 p.) application-body.xml DESCTRAN.PDFP21318_DESC RIPT.(001).PDF (18 p.) DRAWTRAN.PDFP21318_DRA WINGS(001).PDF (5 p.)
Submitted by	DE, Reinhard Skuhra Weise & Partner, U. Skuhra 8355 Subject: DE, Reinhard Skuhra Weise & Partner, U. Skuhra 8355; Issuer. , European Patent Office, European Patent Office CA	
Method of submission	Online	
Date and time receipt generated	28 July 2006, 13:14:36 (CEST)	
Digest	F1:77:EF:48:9F:94:BE:D7:7A:34:03:34:86:29:8A:6B:0B:FA:A3:71	

/European Patent Office/



P.B.5818 - Patentlaan 2
2280 HV Rijswijk (ZH)
☎ (070) 3 40 20 40
FAX (070) 3 40 30 16

Europäisches
Patentamt

European
Patent Office

Office européen
des brevets

Generalkdirektion 1

Directorate General 1

Direction générale 1

FUJIKAWA, Tsuneo;
KONAN PATENT OFFICE 9-82, Ichiriyama 4-chome,
Otsu
-shi Shiga;
5202153
JAPON



EPO Customer Services

Tel.: +31 (0)70 340 45 00

Date
08.06.06

Reference	Application No./Patent No: 05703842.4 - 2206 PCT/JP2005000605
Applicant/Proprietor ROHM CO., LTD.	

Entry into the European phase before the European Patent Office

These notes describe the procedural steps required for entry into the European phase before the European Patent Office (EPO). You are advised to read them carefully: failure to take the necessary action in time can lead to your application being deemed withdrawn.

1. The above-mentioned international patent application has been given European application No. 05703842.4.
2. Applicants **without** a residence or their principal place of business in an EPC contracting state may themselves initiate European processing of their international applications, provided they do so before expiry of the 31st month from the priority date (see also point 6 below).

During the European phase before the EPO as designated or elected Office, however, such applicants must be represented by a professional representative (Arts. 133(2) and 134(1), (7) EPC).

Procedural acts performed after expiry of the 31st month by a professional representative who acted during the international phase but is not authorised to act before the EPO have no legal effect and therefore lead to loss of rights.

Please note that a professional representative authorised to act before the EPO and who acted for the applicant during the international phase does not automatically become the representative for the European phase. Applicants are therefore strongly advised to appoint in good time any representative they wish to initiate the European phase for them; otherwise, the EPO has to send all communications direct to the applicant.

3. Applicants **with** a residence or their principal place of business in an EPC contracting state are not obliged to appoint, for the European phase before the EPO as designated or elected Office, a professional representative authorised to act before the EPO.
However, in view of the complexity of the procedure it is recommended that they do so.
4. Applicants and professional representatives are also strongly advised to initiate the European phase using EPO Form 1200 (available free of charge from the EPO). This however is not compulsory.



5. To enter the European phase before the EPO, the following acts must be performed.
(N.B.: Failure validly to do so will entail loss of rights or other adverse legal consequences.)

5.1 If the EPO is acting as **designated** or **elected** Office (Arts. 22(1)(3) and 39(1) PCT respectively), applicants must, within 31 months from the date of filing or (where applicable) the earliest priority date:

- a) Supply a translation of the international application into an EPO official language, if the International Bureau did not publish the application in such a language (Art. 22(1) PCT and R. 107(1)(a) EPC).

If the translation is not filed in time, the international application is deemed withdrawn before the EPO (R. 108(1) EPC).

This loss of rights is deemed not to have occurred if the translation is then filed within a two-month grace period as from notification of an EPO communication, provided a surcharge is paid at the same time (R. 108(3) EPC).

- b) Pay the national basic fee (EUR 170,00) and, where a supplementary European search report has to be drawn up, the search fee (EUR 720,00 ; R. 107(1)(c) and (e) EPC).
- c) If the time limit under Article 79(2) EPC expires before the 31-month time limit, pay the designation fee (EUR 80,00) for each contracting state designated (R. 107(1)(d) EPC).
- d) If the time limit under Article 94(2) EPC expires before the 31-month time limit, file the written request for examination **and** pay the examination fee (EUR 1490,00 ; R. 107(1)(f) EPC).
- e) Pay the third-year renewal fee (EUR 400,00) if it falls due before expiry of the 31-month time limit (R. 107(1)(g) EPC).

If the fees under (b) to (d) above are not paid in time, or the written request for examination is not filed in time, the international application is deemed withdrawn before the EPO, or the contracting-state designation(s) in question is (are) deemed withdrawn (R. 108(1) and (2) EPC). However, the fees may still be validly paid within a two-month grace period as from notification of an EPO communication, provided the necessary surcharges are paid at the same time (R. 108(3) EPC). For the renewal fee under (e) above, the grace period is **six** months from the fee's due date (Art. 86(2) EPC).

For an overview of search and examination fees, see OJ EPO 11/2005, 577 and 03/2006.

5.2 If the application documents on which the European grant procedure is to be based comprise more than ten claims, a claims fee is payable within the 31-month time limit under Rule 107(1) EPC for the eleventh and each subsequent claim (R. 110(1) EPC). The fee can however still be paid within a one-month grace period as from notification of an EPO communication pointing out the failure to pay (R. 110(2) EPC).

6. If the applicant had a representative during the application's international phase, the present notes will be sent to the representative, asking him to inform the applicant accordingly.

All subsequent communications will be sent to the applicant, or - if the EPO is informed of his appointment in time - to the applicant's European representative.



Date

Sheet 3

Application No. 05703842.4

7. For more details about time limits and procedural acts before the EPO as designated and elected Office, see the EPO brochure

How to get a European patent
Guide for applicants - Part 2
PCT procedure before the EPO - "Euro-PCT"

This brochure, the list of professional representatives before the EPO, Form 1200 and details of the latest fees are now all available on the Internet under

<http://www.european-patent-office.org>

Receiving section



Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/000605

International filing date: 19 January 2005 (19.01.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-014988
Filing date: 22 January 2004 (22.01.2004)

Date of receipt at the International Bureau: 17 March 2005 (17.03.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁
JAPAN PATENT OFFICE

PCT/JP2005/000605

21.1.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2004年 1月22日
Date of Application:

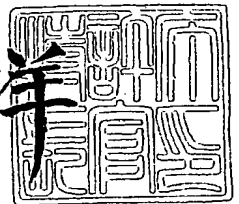
出願番号 特願2004-014988
Application Number:
[ST. 10/C]: [JP2004-014988]

出願人 ローム株式会社
Applicant(s):

2005年 3月 3日

特許庁長官
Commissioner,
Japan Patent Office

小川 洋



出証番号 出証特2005-3017582

【書類名】 特許願
【整理番号】 03-00242
【提出日】 平成16年 1月22日
【あて先】 特許庁長官 殿
【国際特許分類】 H02H 9/02
H02M 3/155

【発明者】
【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
【氏名】 北條 喜之
【特許出願人】
【識別番号】 000116024
【氏名又は名称】 ローム株式会社
【代理人】
【識別番号】 100121337
【弁理士】
【氏名又は名称】 藤河 恒生
【電話番号】 077-547-3453
【手数料の表示】
【予納台帳番号】 212120
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0202210

【書類名】 特許請求の範囲**【請求項 1】**

電源電圧が入力端に、制御電圧が制御端に入力されて出力端から出力電流を出力する出力トランジスタに過電流が流れたときそれを検出する過電流検出回路であって、

出力トランジスタの制御端及び出力端にそれぞれ制御端及び出力端が接続されるモニタ用トランジスタと、

電源電圧が入力端に、検出用バイアス電圧が制御端に入力され、出力端がモニタ用トランジスタの入力端に接続される出力電流検出用トランジスタと、

基準電流を生成する定電流源と、

電源電圧が入力端に、検出用バイアス電圧が制御端に入力されて出力端から前記定電流源に前記基準電流を流し込むリファレンス用トランジスタと、

出力電流検出用トランジスタの出力端の電圧とリファレンス用トランジスタの出力端の電圧を比較することにより、出力トランジスタに過電流が流れたときそれを検出して過電流検出信号を出力する比較回路と、

を備えてなることを特徴とする過電流検出回路。

【請求項 2】

請求項 1 に記載の過電流検出回路において、

前記比較回路は、前記定電流源とリファレンス用トランジスタの間に介装されたダイオード接続の第 1 の比較用トランジスタと、前記定電流源が生成する基準電流の所定倍の電流を生成する第 2 の定電流源と、第 2 の定電流源と出力電流検出用トランジスタの間に介装され、第 1 の比較用トランジスタの制御端に制御端が接続された第 2 の比較用トランジスタと、を備えてなることを特徴とする過電流検出回路。

【請求項 3】

請求項 1 又は 2 に記載の過電流検出回路を備えたレギュレータであって、

電源電圧と所定の DC 電圧を出力する出力端子との間に出力トランジスタを設け、出力端子の電圧をフィードバック入力して所定の DC 電圧を維持すべく出力トランジスタを制御するとともに、過電流検出回路の過電流検出信号が入力されると、出力トランジスタをオフする制御回路を設けてなることを特徴とするレギュレータ。

【書類名】明細書

【発明の名称】過電流検出回路及びそれを備えたレギュレータ

【技術分野】

【0001】

本発明は、例えば電源電圧を所定のDC電圧に変換するレギュレータにおいて負荷に電流を出力する構成要素としての出力トランジスタに過電流が流れた場合に、これを検出して保護する過電流検出回路及びその過電流検出回路を備えたレギュレータに関する。

【背景技術】

【0002】

スイッチングレギュレータやシリースレギュレータなどのレギュレータは、入力する電源電圧と負荷に接続され所定のDC電圧を出力する端子の間に出力トランジスタを設け、その出力トランジスタを制御することにより所定のDC電圧を維持する。そして、負荷が短絡した場合などの異常時に、出力トランジスタが過電流により破壊するのを防止するために、過電流を検出して保護する回路が設けられる（例えば特許文献1）。

【0003】

図4に従来の過電流検出回路及びそれを備えたレギュレータを示す。このレギュレータ101は、P型MOSトランジスタである出力トランジスタ11と、出力トランジスタ11の出力を平滑化する平滑化回路12と、平滑化した所定のDC電圧を出力する出力端子OUTと、出力端子OUTの電圧をフィードバック入力して出力トランジスタ11を制御する制御回路14と、出力トランジスタ11の過電流を検出して保護する過電流検出回路110aと、から構成される。出力端子OUTには負荷13が接続される。

【0004】

過電流検出回路110aは、電源電圧Vccにソースが、出力トランジスタ11のゲートにゲートが接続されたP型MOSトランジスタであるモニタ用トランジスタ121と、モニタ用トランジスタ121のドレインに接続され他端が接地された出力電流検出用抵抗122と、モニタ用トランジスタ121のドレインと出力電流検出用抵抗122の接続点にゲートが、制御回路14にドレインが接続され、ソースが接地されたN型MOSトランジスタである過電流検出力トランジスタ123と、から構成される。ここで、モニタ用トランジスタ121のサイズは出力トランジスタ11の1/Nに設定されている。そして、モニタ用トランジスタ121に流れる電流は過電流検出にだけ用いられるので、電力損失を大きくしないため、その電流値を小さくするようNは大きな値の自然数とされる。

【0005】

今、出力トランジスタ11に出力電流I_oが流れると、モニタ用トランジスタ121にはほぼI_o/Nの電流が流れ、それに応じた電圧が接地電位を基準にして出力電流検出用抵抗122に生じる。そして、出力電流I_oが過電流となり、この電圧が過電流検出出力トランジスタ123のしきい値(V_{th})を超えると過電流検出出力トランジスタ123がローレベルを出力する。これにより、制御回路14は、出力トランジスタ11の出力電流が過電流検出レベルを超えたとして（過電流が流れていると判断して）出力トランジスタ11をオフする。ここで、過電流検出レベルは、モニタ用トランジスタ121のサイズと出力電流検出用抵抗122の抵抗値によって調整することができる。

【0006】

次に、従来の別の過電流検出回路及びそれを備えたレギュレータを図5に示す。このレギュレータ102は、過電流検出回路110b以外は上述のレギュレータ101と実質的に同じ構成であり、過電流検出回路110bも、上述の過電流検出回路110aと同様に、モニタ用トランジスタ121と、出力電流検出用抵抗122と、を有している。そして、過電流検出回路110bは、過電流検出出力トランジスタ123の代わりに、過電流検出出力用コンパレータ125を有している。この過電流検出出力用コンパレータ125は、モニタ用トランジスタ121と出力電流検出用抵抗122の接続点に反転入力端子が、過電流検出用基準電圧124に非反転入力端子が、制御回路14に出力端子が、それぞれ接続されている。

【0007】

このものも、出力トランジスタ11に出力電流 I_o が流れると、モニタ用トランジスタ121にはほぼ I_o/N の電流が流れ、それに応じた電圧が接地電位を基準にして出力電流検出用抵抗122に生じる。そして、出力電流 I_o が過電流となり、この電圧が過電流検出用基準電圧124を超えると過電流検出出力用コンパレータ125がローレベルを出力する。これにより、制御回路14は、出力トランジスタ11の出力電流が過電流検出レベルを超えたとして出力トランジスタ11をオフする。ここで、過電流検出レベルは、モニタ用トランジスタ121のサイズ、出力電流検出用抵抗122の抵抗値及び過電流検出用基準電圧124の値によって調整することができる。

【0008】

【特許文献1】特開平8-331757号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

このように、過電流検出回路110a及び110bは、出力トランジスタ11に流れる過電流を検出することができる。ところで、過電流検出回路の過電流検出レベルのより高精度化を研究している本願発明者は、これら過電流検出回路110a及び110bにおいては、出力電流検出用抵抗122に生じる電圧、すなわち、モニタ用トランジスタ121のドレイン電圧は接地電位を基準にしており、出力トランジスタ11のドレイン電圧は接地電位を基準にしていないことに着目した。すなわちこれにより、モニタ用トランジスタ121のドレインの電圧は出力トランジスタ11のドレインの電圧と異なり、その結果、モニタ用トランジスタ121の電流は、 I_o/N の値からずれてくることを想定したのである。

【0010】

従って、このずれを予め算出し、出力電流検出用抵抗122の抵抗値を変えて過電流検出レベルを調整することも考えられるものの、入力する電源電圧 V_{cc} が変動した場合にはずれの程度も変化するので、この対策は効果的ではない。

【0011】

また、本願発明者は、温度が変動したとき、モニタ用トランジスタ121及び出力トランジスタ11と出力電流検出用抵抗122とは温度特性が異なることによる過電流検出レベルへの影響にも着目した。また、過電流検出回路110aにおいては、過電流検出出力トランジスタ123の特性も変動するため、更に過電流検出レベルは変動すると想定したのである。

【0012】

本発明は、以上の事由に鑑みてなされたもので、その目的とするところは、入力する電源電圧や温度が変動した場合の過電流検出レベルの変動を抑制することができる過電流検出回路及びそれを備えたレギュレータを提供することにある。

【課題を解決するための手段】

【0013】

上記の課題を解決するために、請求項1に係る過電流検出回路は、電源電圧が入力端に、制御電圧が制御端に入力されて出力端から出力電流を出力する出力トランジスタに過電流が流れたときそれを検出する過電流検出回路であって、出力トランジスタの制御端及び出力端にそれぞれ制御端及び出力端が接続されるモニタ用トランジスタと、電源電圧が入力端に、検出用バイアス電圧が制御端に入力され、出力端がモニタ用トランジスタの入力端に接続される出力電流検出用トランジスタと、基準電流を生成する定電流源と、電源電圧が入力端に、検出用バイアス電圧が制御端に入力されて出力端から前記定電流源に前記基準電流を流し込むリファレンス用トランジスタと、出力電流検出用トランジスタの出力端の電圧とリファレンス用トランジスタの出力端の電圧を比較することにより、出力トランジスタに過電流が流れたときそれを検出して過電流検出信号を出力する比較回路と、を備えてなることを特徴とする。

【0014】

請求項2に係る過電流検出回路は、請求項1に記載の過電流検出回路において、前記比較回路は、前記定電流源とリファレンス用トランジスタの間に介装されたダイオード接続の第1の比較用トランジスタと、前記定電流源が生成する基準電流の所定倍の電流を生成する第2の定電流源と、第2の定電流源と出力電流検出用トランジスタの間に介装され、第1の比較用トランジスタの制御端に制御端が接続された第2の比較用トランジスタと、を備えてなることを特徴とする。

【0015】

請求項3に係るレギュレータは、請求項1又は2に記載の過電流検出回路を備えたレギュレータであって、電源電圧と所定のDC電圧を出力する出力端子との間に出力トランジスタを設け、出力端子の電圧をフィードバック入力して所定のDC電圧を維持すべく出力トランジスタを制御するとともに、過電流検出回路の過電流検出信号が入力されると、出力トランジスタをオフする制御回路を設けてなることを特徴とする。

【発明の効果】

【0016】

本発明の過電流検出回路は、モニタ用トランジスタと出力電流検出用トランジスタの直列体を出力トランジスタと並列に設け、かつリファレンス用トランジスタを出力電流検出用トランジスタと並列に設け、出力電流検出用トランジスタの出力をリファレンス用トランジスタの出力と比較することで過電流を検出しているので、入力する電源電圧や温度が変動しても、それらのトランジスタの特性は相対的には余り変動しないので、過電流検出レベルの変動を抑制することができる。また、それを備えたレギュレータは、過電流検出レベルが安定するので、信頼性を向上させることができる。

【発明を実施するための最良の形態】

【0017】

以下、本発明の最良の実施形態を図面を参照しながら説明する。図1は本発明の実施形態である過電流検出回路とそれを備えるレギュレータの回路図である。このレギュレータ1は、電源電圧 V_{cc} と出力端子OUTの間にP型MOSトランジスタである出力トランジスタ11を設け、出力トランジスタ11を制御することにより出力端子OUTを所定のDC電圧に維持するとともに、出力トランジスタ11に過電流が流れた場合には過電流検出回路10aがそれを検出して出力トランジスタ11をオフするものである。更に詳しく説明すると、このレギュレータ1は、電源電圧 V_{cc} を入力端（ソース）に入力し、制御電圧を制御端（ゲート）に入力し、出力電流 I_o を出力端（ドレイン）から出力する出力トランジスタ11と、出力トランジスタ11の出力端に生じる電圧を平滑化する平滑化回路12と、平滑化した所定のDC電圧を出力する出力端子OUTと、出力端子OUTの電圧をフィードバック入力して所定のDC電圧を維持すべく図1における節点Cから出力トランジスタ11を制御するとともに、過電流検出回路10aの過電流検出信号が節点Dから入力されると、出力トランジスタ11をオフすべく節点Cの制御電圧を電源電圧 V_{cc} レベルにする制御回路14と、出力トランジスタ11に過電流が流れた場合にそれを検出し、その過電流検出信号を節点Dから制御回路14に出力する過電流検出回路10aと、を備える。出力端子OUTには負荷13が接続される。

【0018】

過電流検出回路10aは、出力トランジスタ11の制御端（ゲート）及び出力端（ドレイン）にそれぞれ制御端（ゲート）及び出力端（ドレイン）が接続されるP型MOSトランジスタであるモニタ用トランジスタ21と、電源電圧 V_{cc} が入力端（ソース）に、検出用バイアス電圧28が制御端（ゲート）に入力され、出力端（ドレイン）がモニタ用トランジスタ21の入力端（ソース）に接続されるP型MOSトランジスタである出力電流検出用トランジスタ22aと、基準電流 I_{REF} （例えば $10\mu A$ ）を生成するN型MOSトランジスタである定電流源24と、電源電圧 V_{cc} が入力端（ソース）に、検出用バイアス電圧28が制御端（ゲート）に入力されて出力端（ドレイン）から定電流源24に基準電流 I_{REF} を流し込むP型MOSトランジスタであるリファレンス用トランジスタ

23と、出力電流検出用トランジスタ22aの出力端(ドレイン)の電圧(すなわち図1における節点Bの電圧)とリファレンス用トランジスタ23の出力端(ドレイン)の電圧(すなわち図1における節点Aの電圧)を比較して検出信号を節点Dに出力するコンパレータからなる比較回路25aと、を備える。この比較回路25aは、さらに具体的には、出力トランジスタ11に過電流が流れていないときはハイレベルの検出信号を出力し、過電流が流れたときそれを検出してローレベルの過電流検出信号を出力する。つまり、過電流検出回路10aは、モニタ用トランジスタ21と出力電流検出用トランジスタ22aの直列体を出力トランジスタ11と並列に設け、かつリファレンス用トランジスタ23を出力電流検出用トランジスタ22aと並列に設け、出力電流検出用トランジスタ22aの出力をリファレンス用トランジスタ23の出力と比較することで過電流を検出しているのである。また、モニタ用トランジスタ21、出力電流検出用トランジスタ22a及びリファレンス用トランジスタ23のサイズは等しく、そして出力トランジスタ11のサイズの1/N(例えば1/50000)に設定されている。なお、過電流検出回路10aは、更にN型MOSトランジスタ26及び定電流源27を備え、それらは、定電流源24の電流値を決めるものである。

【0019】

また、出力電流検出用トランジスタ22aとリファレンス用トランジスタ23の制御端に共通に入力される検出用バイアス電圧28は、モニタ用トランジスタ21の制御端(ゲート)の電圧にほぼ一致させることが望ましい。例えば、レギュレータ1がスイッチングレギュレータの場合は、検出用バイアス電圧28を接地電圧レベルにするのが望ましい。

【0020】

次に、過電流検出回路10aの動作を図2の動作波形図に基づいて説明する。この動作波形図は、節点A及びBの動作波形(曲線Aと曲線B)、すなわち出力電流 I_o に対する節点A及びBの電圧の変化と、比較回路25aの動作波形、すなわち検出信号出力(節点Dの電圧)の変化を示している。モニタ用トランジスタ21と出力電流検出用トランジスタ22aのサイズは出力トランジスタ11の1/Nに設定されているので、出力トランジスタ11に出力電流 I_o が流れると、直列接続された(直列体の)モニタ用トランジスタ21及び出力電流検出用トランジスタ22aに流れる電流 I_1 はほぼ $I_o/2N$ となる。すなわち、モニタ用トランジスタ21と出力電流検出用トランジスタ22aの等価抵抗の値をRとすると、出力トランジスタ11の等価抵抗の値は R/N であるから、以下の式が成立する。

$$RI_1 + RI_1 = RI_o/N \quad \dots (1)$$

よって、

$$I_1 = I_o/2N \quad \dots (2)$$

となる。

【0021】

そして、節点Bには、出力電流検出用トランジスタ22aに $I_o/2N$ の電流を流すために必要な電圧が電源電圧 V_{cc} を基準にして生じている。節点Bの電圧は、出力トランジスタ11の出力電流 I_o が増加すると直線的に降下する。一方、節点Aには、リファレンス用トランジスタ23に基準電流 I_{REF} を流すために必要な電圧が電源電圧 V_{cc} を基準にして生じている。従って、出力トランジスタ11の出力電流 I_o が増加し、モニタ用トランジスタ21及び出力電流検出用トランジスタ22aに流れる電流 $I_o/2N$ が基準電流 I_{REF} の値を超えると、すなわち、節点Bの電圧が節点Aの電圧以下に降下すると、比較回路25aの出力である節点Dの検出信号はハイレベルからローレベル(過電流検出信号)に変化する。具体的には、Nを50000に、基準電流 I_{REF} を $10\mu A$ に、それぞれ設定すると、出力トランジスタ11の電流 I_o がほぼ1A(アンペア)以上で、節点Dの検出信号はローレベルになる。その結果、制御回路14は、出力トランジスタ11の出力電流 I_o が過電流検出レベル I_E を超えたとして(過電流が流れていると判断して)出力トランジスタ11をオフする。

【0022】

ここで、直列体のモニタ用トランジスタ21及び出力電流検出用トランジスタ22a、さらにはリファレンス用トランジスタ23の各出力端（ドレイン）の電圧は、出力トランジスタ11と同様に、流れる電流の値に応じて電源電圧Vccを基準に生じている。従って、これらトランジスタの出力端（ドレイン）の電圧が他の素子の影響を受けて流れる電流の比率がサイズの比率からずれることが抑制される。そして、電源電圧Vccが変動した場合でも、これらのトランジスタの出力端（ドレイン）の電圧は、電源電圧Vccを基準に生じているので、その影響を受けず、過電流検出レベルIEの変動はほとんど起こらないのである。

【0023】

また、出力トランジスタ11、モニタ用トランジスタ21、出力電流検出用トランジスタ22a及びリファレンス用トランジスタ23は、全てP型MOSトランジスタであるので、同じ温度特性を有する。従って、モニタ用トランジスタ21、出力電流検出用トランジスタ22a及びリファレンス用トランジスタ23の特性は、温度が変動しても出力トランジスタ11と同じように変化することとなり、温度の変動によって生じる過電流検出レベルIEの変動を抑制することができる。

【0024】

次に、本発明の他の実施形態である過電流検出回路とそれを備えるレギュレータを、図3に基づいて説明する。このレギュレータ2は、過電流検出回路10b以外は、上述のレギュレータ1と実質的に同じ構成であるので、過電流検出回路10bについて以下説明を行う。

【0025】

過電流検出回路10bは、過電流検出回路10aと同様に、モニタ用トランジスタ21と、出力電流検出用トランジスタ22bと、リファレンス用トランジスタ23と、基準電流IREFを生成する定電流源24と、を備える。ただし、モニタ用トランジスタ21及びリファレンス用トランジスタ23のサイズは過電流検出回路10aと同様に設定されているが、出力電流検出用トランジスタ22bのサイズは、モニタ用トランジスタ21及びリファレンス用トランジスタ23の2倍に設定されている。

【0026】

そして、過電流検出回路10bは、先の実施形態におけるコンパレータからなる比較回路25aを、別の回路構成を有する比較回路25bに替えている。比較回路25bは、定電流源24とリファレンス用トランジスタ23の間に介装されたダイオード接続の（出力端（ドレイン）と制御端（ゲート）が接続された）P型MOSトランジスタである第1の比較用トランジスタ31と、定電流源（N型MOSトランジスタ）24とゲート電圧を共通にすることで定電流源24が生成する基準電流IREFの所定倍（ここでは1倍）の電流を生成する第2の定電流源33と、第2の定電流源33と出力電流検出用トランジスタ22bの間に介装され、第1の比較用トランジスタ31の制御端（ゲート）に制御端（ゲート）が接続されたP型MOSトランジスタである第2の比較用トランジスタ32と、を備える。従って、第2の比較用トランジスタ32の入力端（ソース）の電位が第1の比較用トランジスタ31の入力端（ソース）よりも降下すると、第2の比較用トランジスタ32には電流は流れなくなる（オフする）。

【0027】

次に、過電流検出回路10bの動作を説明する。モニタ用トランジスタ21とリファレンス用トランジスタ23の等価抵抗の値をRとすると、出力電流検出用トランジスタ22bの等価抵抗の値はR/2であり、出力トランジスタ11の等価抵抗の値はR/Nである。出力電流検出用トランジスタ22bに流れる電流は、モニタ用トランジスタ21に流れる電流I1と第2の定電流源33に流れ込む電流IREFとに分岐する。従って、節点Bには、出力電流検出用トランジスタ22bに電流IREF + I1を流すために必要な電圧 $R(I_{REF} + I_1)/2$ が電源電圧Vccを基準にして生じる。そして、

$$R(I_{REF} + I_1)/2 + RI_1 = RI_0/N \quad \dots (3)$$

が成立し、この式を満たすようモニタ用トランジスタ21に電流I1が流れることになる

【0028】

一方、節点Aには、リファレンス用トランジスタ23に基準電流 I_{REF} を流すために必要な電圧 $R I_{REF}$ が電源電圧 V_{CC} を基準にして生じている。節点Bの電圧が節点Aの電圧と等しくなると、

$$R(I_{REF} + I_1) / 2 = R I_{REF} \quad \dots (4)$$

が成立する。これを解くと、

$$I_1 = I_{REF} \quad \dots (5)$$

となる。そして、(5)式を(3)式に代入すると、

$$I_1 = I_{REF} = I_0 / 2N \quad \dots (6)$$

となる。そして、モニタ用トランジスタ21に流れる電流 I_1 が電流 I_{REF} を超えると、節点Bの電圧は節点Aよりも降下するので、第2の比較用トランジスタ32はオフし、比較回路25bの出力、すなわち節点Dの検出信号はハイレベルからローレベル(過電流検出信号)に変化する。具体的には、 N を50000と、基準電流 I_{REF} を $10 \mu A$ と、それぞれ設定すると、出力トランジスタ11の出力電流 I_0 が1A以上で、節点Dの検出信号はローレベルになる。

【0029】

このように、過電流検出回路10bは、過電流検出回路10aと同様に、出力トランジスタ11に過電流が流れた場合、それを検出して過電流検出信号を節点Dから制御回路14に出力することができる。加えて、この過電流検出回路10bの比較回路25bは、過電流検出回路10aの比較回路25aのようなコンパレータを用いていないので、回路を構成する素子数を削減することができ、占有面積及び消費電力を減少させることができる。

【0030】

なお、過電流検出回路10a又は10bにおいて、過電流検出レベル I_E を調整するには基準電流 I_{REF} を変えればよい。また、過電流検出回路10bにおいて、定電流源(N型MOSトランジスタ)24に対して第2の定電流源(N型MOSトランジスタ)33のサイズを変えて流れる電流値の所定の倍率を変えることによって、過電流検出レベル I_E を調整することも可能である。例えば、第2の定電流源(N型MOSトランジスタ)33のサイズを $1/2$ にすると、

$$I_{REF} = 2 I_0 / 5N \quad \dots (7)$$

で、節点Bの電圧が節点Aの電圧と等しくなる。従って、 N を50000と、基準電流 I_{REF} を $10 \mu A$ と、それぞれ設定すると、過電流検出レベル I_E は1.25Aとなる。

【0031】

また、モニタ用トランジスタ21及び出力電流検出用トランジスタ22a(22b)に対してリファレンス用トランジスタ23のサイズ比を変えることによって、過電流検出レベル I_E を調整することも可能である。例えば、過電流検出回路10aにおいて、リファレンス用トランジスタ23のサイズをモニタ用トランジスタ21及び出力電流検出用トランジスタ22aの $1/2$ とすると、上記条件(N が50000、基準電流 I_{REF} が $10 \mu A$)で、過電流検出レベル I_E は2Aとなる。また、過電流検出回路10bにおいて、リファレンス用トランジスタ23のサイズをモニタ用トランジスタ21の $1/2$ とすると

$$I_{REF} = I_0 / 5N \quad \dots (8)$$

で、節点Bの電圧が節点Aの電圧と等しくなる。従って、上記条件(N が50000、基準電流 I_{REF} が $10 \mu A$)で、過電流検出レベル I_E は2.5Aとなる。

【0032】

また、以上説明した実施形態では、レギュレータの出力トランジスタ11をP型MOSトランジスタとし、過電流検出回路のモニタ用トランジスタ21、出力電流検出用トランジスタ22a(22b)及びリファレンス用トランジスタ23は全てP型MOSトランジスタにしたもので説明したが、出力トランジスタ11をN型MOSトランジスタ、PNP

型バイポーラトランジスタあるいはNPN型バイポーラトランジスタにすることも可能であり、その場合、モニタ用トランジスタ21、出力電流検出用トランジスタ22a(22b)及びリファレンス用トランジスタ23をそれらの型に合わせて過電流検出回路を構成すればよいことは勿論のことである。

【図面の簡単な説明】

【0033】

【図1】本発明の実施形態に係る過電流検出回路とそれを備えるレギュレータの回路図。

【図2】同上の動作波形図。

【図3】本発明の別の実施形態に係る過電流検出回路とそれを備えるレギュレータの回路図。

【図4】背景技術の過電流検出回路とそれを備えるレギュレータの回路図。

【図5】背景技術の別の過電流検出回路とそれを備えるレギュレータの回路図。

【符号の説明】

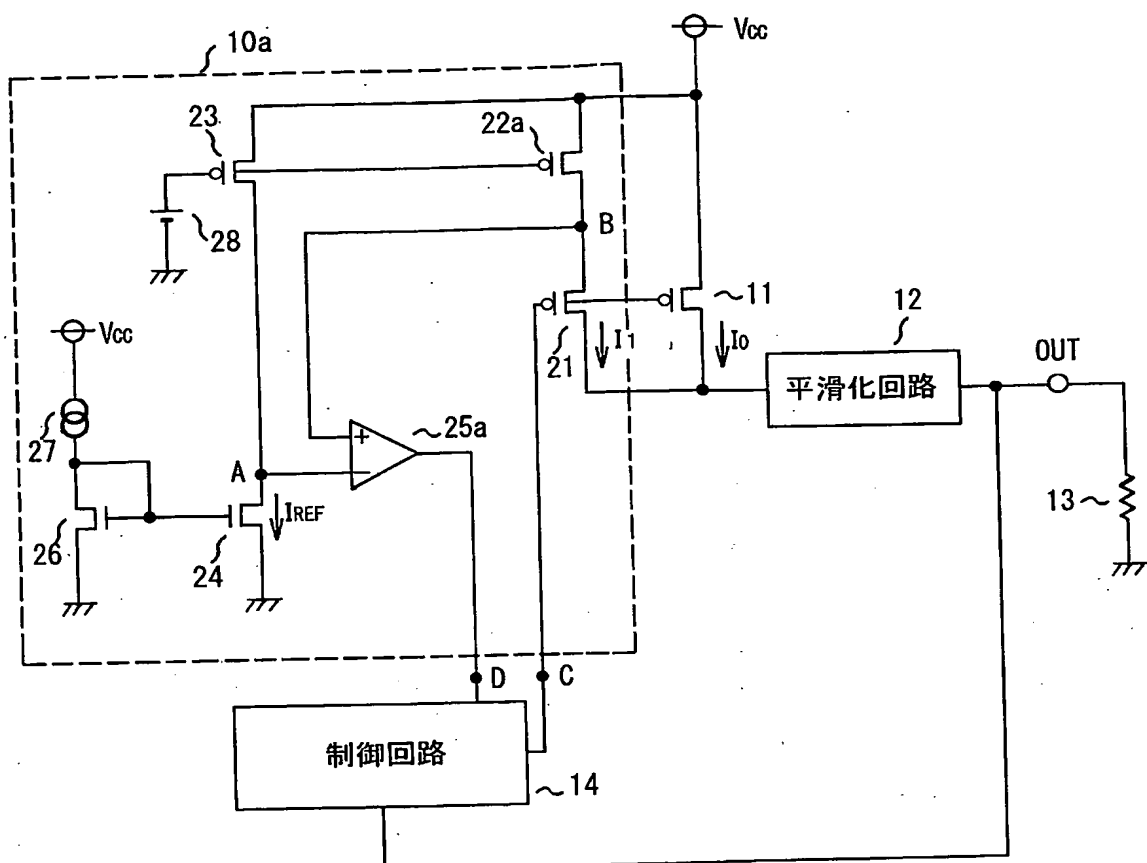
【0034】

- | | |
|-----------------|---------------|
| 1、2 | レギュレータ |
| 10a、10b | 過電流検出回路 |
| 11 | 出力トランジスタ |
| 13 | 負荷 |
| 21 | モニタ用トランジスタ |
| 22a、22b | 出力電流検出用トランジスタ |
| 23 | リファレンス用トランジスタ |
| 24 | 定電流源 |
| 25a、25b | 比較回路 |
| 28 | 検出用バイアス電圧 |
| 31 | 第1の比較用トランジスタ |
| 32 | 第2の比較用トランジスタ |
| 33 | 第2の定電流源 |
| V _{cc} | 入力する電源電圧 |
| OUT | レギュレータの出力端子 |

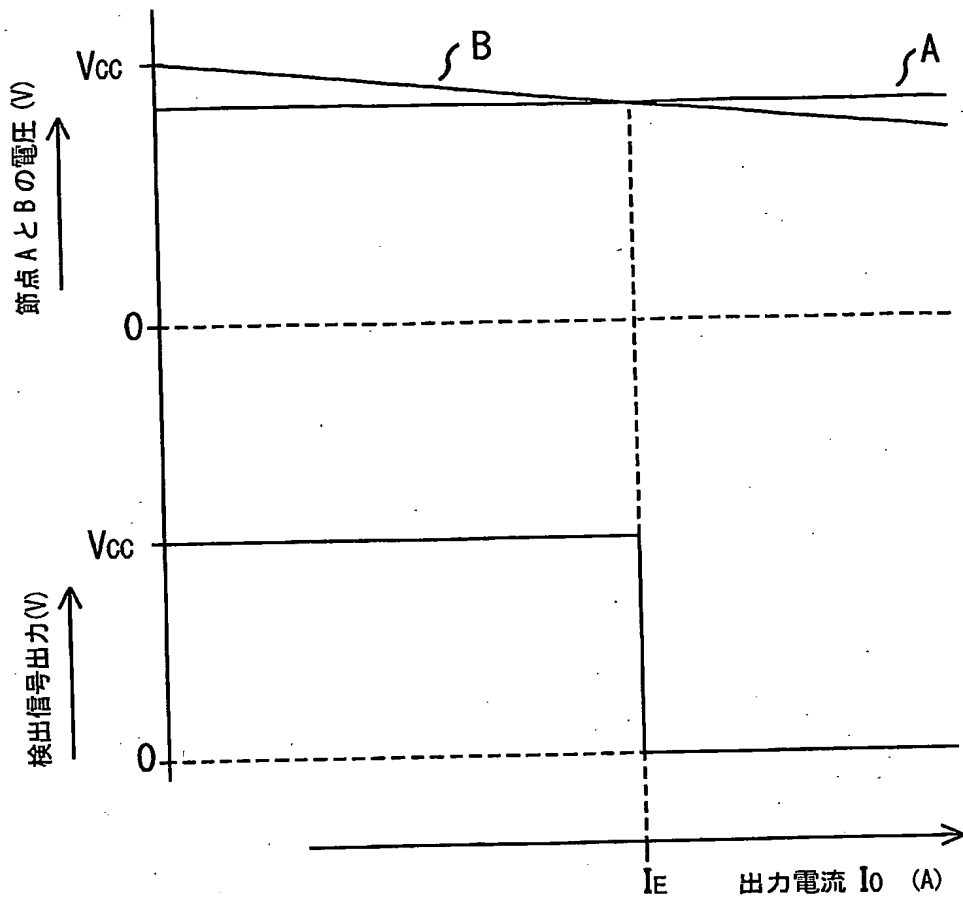
【書類名】 図面

【図 1】

1

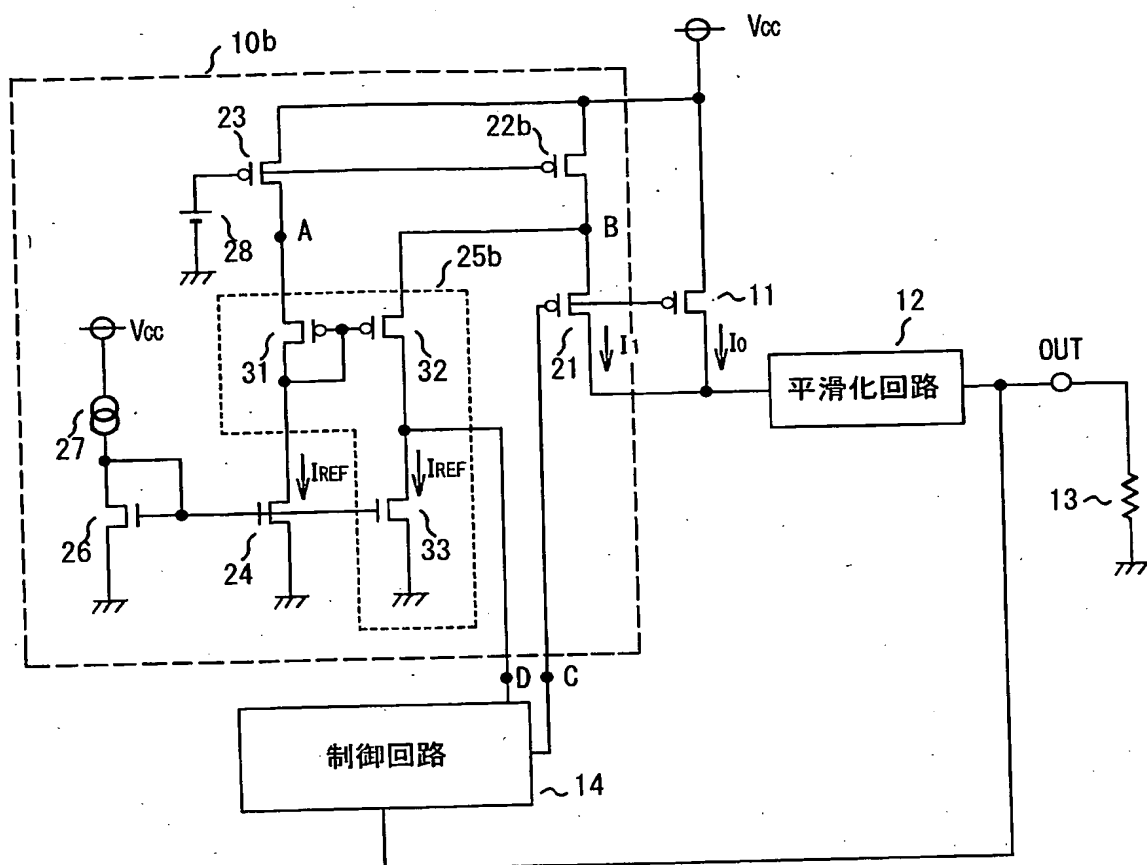


【図 2】

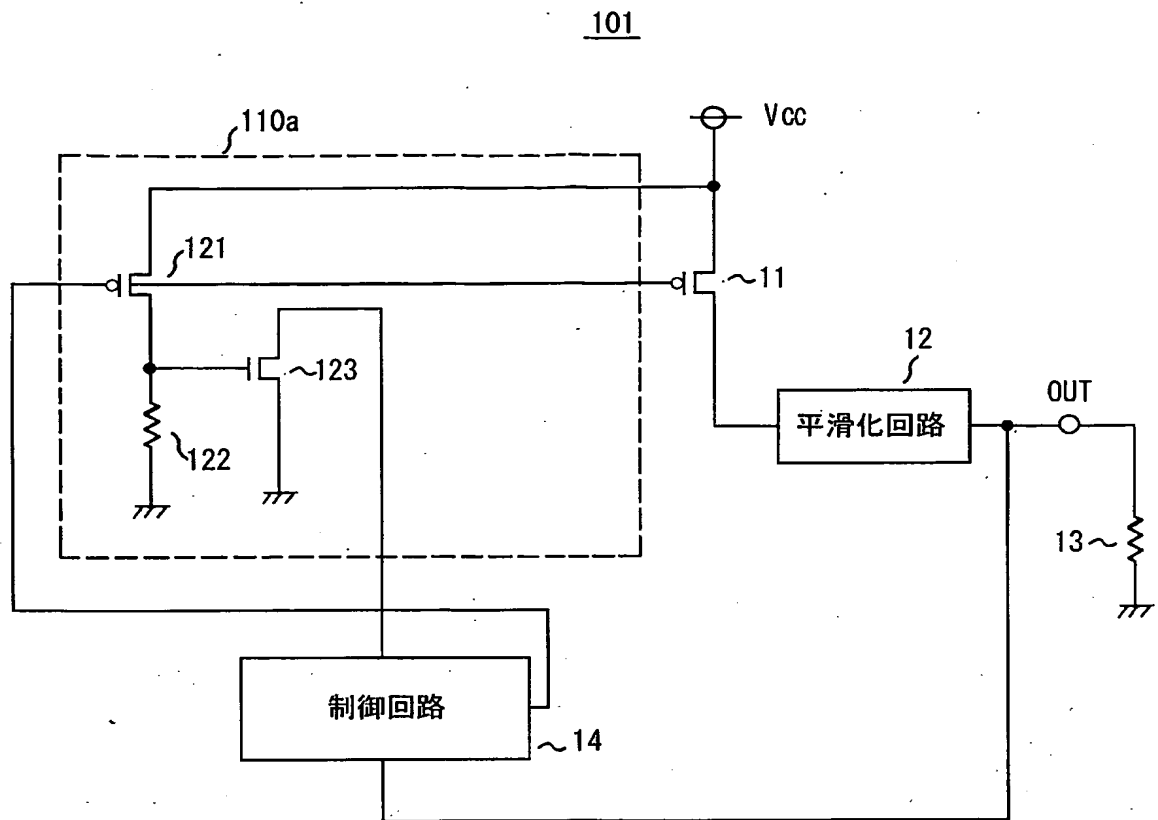


【図 3】

2

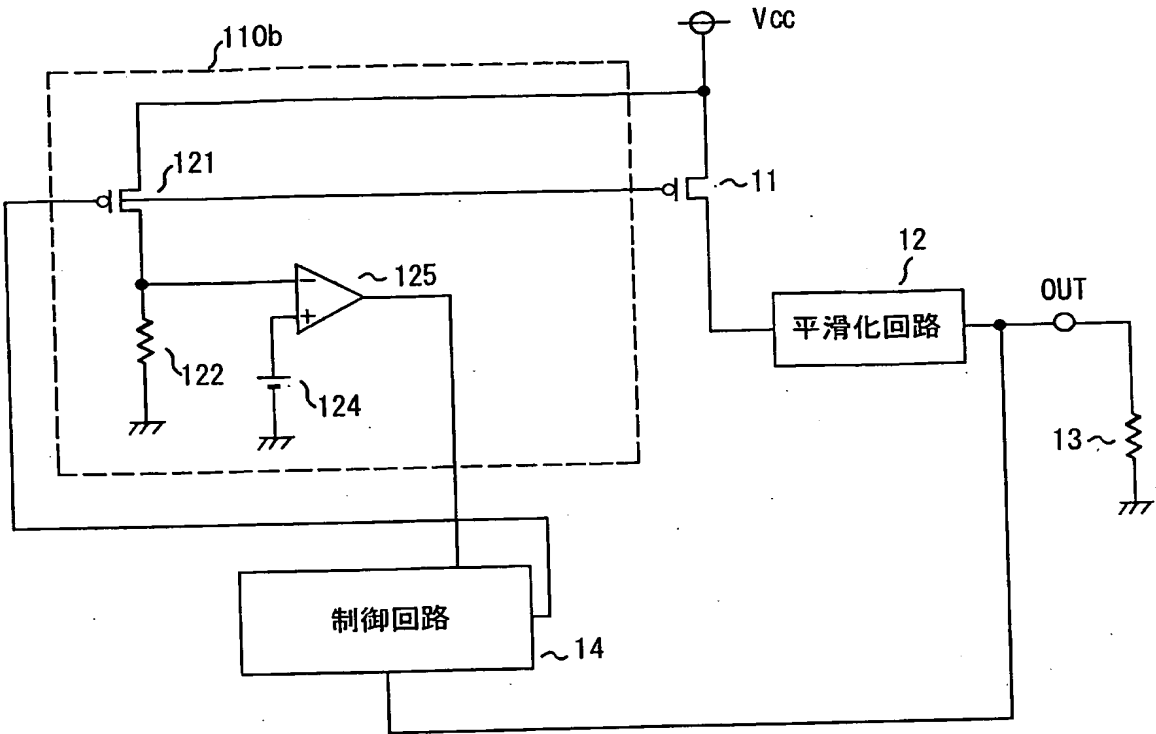


【図 4】



【図 5】

102



【書類名】 要約書

【要約】

【課題】 入力する電源電圧や温度が変動した場合の過電流検出レベルの変動を抑制することができる過電流検出回路の提供。

【解決手段】 この過電流検出回路 10b は、出力トランジスタ 11 の制御端及び出力端にそれぞれ制御端及び出力端が接続されるモニタ用トランジスタ 21 と、検出用バイアス電圧 28 を制御端に入力し、モニタ用トランジスタ 21 の入力端に出力端が接続される出力電流検出用トランジスタ 22b と、基準電流 I_{REF} を生成する定電流源 24 と、検出用バイアス電圧 28 を制御端に入力し、定電流源 24 に出力端から基準電流 I_{REF} を流し込むリファレンス用トランジスタ 23 と、出力電流検出用トランジスタ 22b の出力端の電圧とリファレンス用トランジスタ 23 の出力端の電圧を比較して検出信号を出力する比較回路 25b と、を備えてなる。

【選択図】 図 3

特願2004-014988

出願人履歴情報

識別番号

[000116024]

1. 変更年月日

1990年 8月22日

[変更理由]

新規登録

住所

京都府京都市右京区西院溝崎町21番地

氏名

ローム株式会社